新製品情報&NEWS
NEW PRODUCTS & NEWS

PCI ExpressやギガビットEthernetなどに対応したトランシーバを備えたFPGA
Arria GXファミリ

米国Altera社は，最大2.5Gbpsのトランシーバを備えたFPGA「Arria GXファミリ」5品種を発売した．トランシーバは，PCI Express（×1，×4）やギガビットEthernet，Serial RapidIO（×1，×4）の送受信に使える．本FPGAは，産業機器や医療機器，通信機器のバス・ブリッジのほか，CPUやDSPのコプロセッサとしても利用できるという．

本FPGAの等価LE数は21,580～90,220．最大12個のトランシーバと最大4.5Mビットのメモリを内蔵する．また，DDR/DDR2メモリのインターフェースを備える．動画像処理，信号処理，エラー訂正，プロトコル処理，メモリ・インターフェースなどの各種IP（intellectual property）を用意する．本FPGAの開発には，同社の開発ツール「Quartus II v7.1」を用いる（Web Editionも利用可）．

2007年8月からPCI Expressアプリケーション向けの開発キットを提供する予定．サブボードを接続することで，ギガビットEthernetとSerial RapidIOの評価も行えるという．

本FPGAは，同社のFPGA「Stratix II」のアーキテクチャを基に開発した．シグナル・インテグリティに配慮して，ワイヤ・ボンディングを使用しないフリップ・チップ実装を採用した．90nmプロセスを用いて製造する．

表1　Arria GXファミリの概要

型　名	EP1AGX20	EP1AGX35	EP1AGX50	EP1AGX60	EP1AGX90
等価ロジック・エレメント（LE）数	21,580	33,520	50,160	60,100	90,220
トランシーバ・チャネル数	4	4/8	4/8	4/8/12	12
合計メモリ（Mビット）	1.2	1.3	2.5	2.5	4.5
DSPブロック数	10	14	26	32	44
PLL数	4	4	4/8	4/8	8
最大ユーザI/Oピン数	341	341	514	514	538

■価格
50ドル（EP1AGX50CF484C6，25,000個購入時の単価）

■連絡先
日本アルテラ株式会社
TEL 03-3340-9480
japan@altera.com
http://www.altera.co.jp/

デュアルコアとシングル・コアの通信/ネットワーク機器向けMIPSプロセッサ
XLS

米国Raza Microelectronics社は，デュアルコアとシングル・コアのMIPSプロセッサ・ファミリ「XLS」を発売する．MIPS64命令セット・アーキテクチャに準拠する．同社がこれまで提供してきた2～8CPUコアのMIPSプロセッサ・ファミリ「XLR」と，オブジェクト・コード・レベルの互換性がある．同社では，XLSをXLRのローエンド版と位置付けている．例えば，基幹系の通信モジュールやセキュリティ機能を備える無線LANスイッチ，セキュリティ・サーバなどへの搭載を想定している．

CPUコアの動作周波数は600MHz～1.2GHz．一つのCPUコアは，2個または4個のスレッドを同時に処理する．各CPUコアは，16K～32Kバイトの命令キャッシュと16K～32Kバイトのデータ・キャッシュを備えている．

サンプル出荷は2007年6月から，量産出荷は同年第3四半期から開始する予定．

■価格
30ドルから（量産時の単価）

■連絡先
インターニックス株式会社
TEL 03-5322-1700
razamicro@internix.co.jp
http://www.internix.co.jp/

表1　XLSファミリの概要

	XLS608	XLS608	XLS608	XLS608	XLS608
動作周波数	800MHz～1.2GHz	800MHz～1.2GHz	800MHz～1.2GHz	800MHz～1.2GHz	800MHz～1.2GHz
CPUコア数/スレッド数	2コア/8スレッド	2コア/8スレッド	1コア/4スレッド	1コア/4スレッド	1コア/2スレッド
命令/データ・キャッシュ	32Kバイト/32Kバイト	32Kバイト/32Kバイト	32Kバイト/32Kバイト	32Kバイト/32Kバイト	16Kバイト/16Kバイト
2次キャッシュ	1Mバイト	1Mバイト	512Kバイト	512Kバイト	256Kバイト
セキュリティ処理性能	2.5Gbps	2.5Gbps	1.25Gbps	1.25Gbps	612Mbps
データ圧縮/伸張処理性能	2.5Gbps	2.5Gbps	1.25Gbps	－	－
DDR2メモリ・インターフェース	36ビット幅×4ポートまたは72ビット幅×2ポート	36ビット幅×2ポートまたは72ビット幅×2ポート	36ビット幅×2ポートまたは72ビット幅×1ポート	36ビット幅×1ポート	36ビット幅×1ポート
ギガビットEthernetポート	8ポート	6ポート	6ポート	4ポート	2ポート
USB 2.0インターフェース	2ポート	2ポート	2ポート	1ポート	1ポート
PCI Expressインターフェース	×2レーン，2ポート	×2レーン，2ポート	×2レーン，2ポート	×1レーン，2ポート	×1レーン，2ポート

USB 2.0インターフェースを備えたVirtex-5 LXボード

VX-USBII

プライムシステムズは，米国Xilinx社製のFPGAであるVirtex-5 LXシリーズを搭載した開発ボード「VX-USBII」を発売した．USB 2.0インターフェースを備える．搭載するFPGAが異なる3機種を用意した．「VX-USB2/50C1」は50,000ロジック・セルと216Kバイトの内蔵RAMを備える．「VX-USB2/80C1」は85,000ロジック・セルと432Kバイトの内蔵RAMを備える．「VX-USB2/110C1」は110,000ロジック・セルと576Kバイトの内蔵RAMを備える．USBインターフェースを備えたデータ収集装置や画像処理機器，通信機器などの開発に利用できるという．USB2.0の実効データ転送速度は30Mbps．

本開発ボードは，36Mビットの同期SRAMを二つ備え，データをバッファリングしながら画像処理やフラット・パネル・ディスプレイ（FPD）への画像表示を行える．また，A-Dコンバータを搭載したサブボードを接続できる．さらに，米国Agilent Technologies社のロジック・アナライザのプローブを接続でき，FPGA内の信号を容易に観測できる．

■価格
330,000円（5万ロジック・セル，216Kバイト内蔵RAM）
430,000円（8.5万ロジック・セル，432Kバイト内蔵RAM）
530,000円（11万ロジック・セル，576Kバイト内蔵RAM）

■連絡先
有限会社プライムシステムズ
TEL 0266-70-1171
info@prime-sys.co.jp
http://www.prime-sys.co.jp/

1Mポイントのメモリを備えた，100MHz～500MHz帯域のオシロスコープ

DSO5000シリーズ

米国Agilent Technologies社は，100MHz～500MHz帯域のオシロスコープ「DSO5000シリーズ」6機種を発売した．1Mポイント分のメモリを備え，2チャネルもしくは4チャネルを測定できる．「DSO5012A」と「DSO5014A」はそれぞれ100MHzの2チャネル品と4チャネル品，「DSO5032A」と「DSO5034A」はそれぞれ300MHzの2チャネル品と4チャネル品，「DSO5052A」と「DSO5054A」はそれぞれ500MHzの2チャネル品と4チャネル品である．DSO5052AとDSO5054Aのサンプリング・レートは4Gサンプル/s，それ以外は2Gサンプル/s．パルス幅が数nsの信号波形を数msの間モニタしたいモータや音声などの解析，および電源投入シーケンスの不具合解析などに使える．

本オシロスコープは，10msごとに波形を更新する．ディスプレイは256輝度階調のXGA（1024ピクセル×768ピクセル）．外形寸法は354mm×188mm×174mmで，重量は4.1kg．外部インターフェースとして，USBやEthernet，GPIBを備える．コンピュータや通信機器，家電機器，産業機器などの開発・テストに利用できるという．

■価格
490,177円（DSO5012A，100MHz，2チャネル）
593,046円（DSO5014A，100MHz，4チャネル）
665,674円（DSO5032A，300MHz，2チャネル）
835,098円（DSO5034A，300MHz，4チャネル）
992,500円（DSO5052A，500MHz，2チャネル）
1,209,764円（DSO5054A，500MHz，4チャネル）

■連絡先
アジレント・テクノロジー株式会社
TEL 0120-421-345
http://www.agilent.co.jp/

デュアル・コアのSHマイコン

SH7205，SH7265

ルネサス テクノロジは，2個のSH2A-CPUコアを搭載するマイクロコントローラ「SH7205」と「SH7265」を発売する．同社は，こうした製品を「SH2A-DUAL」と呼んでいる．動作周波数は最大200MHz．処理性能は最大480Dhrystone MIPS（million instructions per second），浮動小数点演算性能は400MFLOPS（mega floating point number operations per second）．SH7205は家電機器や産業用機器，SH7265はカー・オーディオ機器やカー・ナビゲーション機器，マルチメディア機器などにおける利用を想定して開発した．

内部バスは，CPUコアごとに別々に用意した．すなわち，CPU用とDMAC（direct memory access controller）用に2層ずつ，合計4層のマルチレイヤ・バス構成とした．これにより，一方のCPUがバスを占有して，他方のCPUの処理に待ち時間が発生するといったことがなくなる．

また，各CPUの上で異なるOSを稼働させることができる．さらに，CPU間の通信機能を用意した．一方のCPUで処理中の状態やデータをもう一方のCPUに伝達するためのメモリを備えている．

■価格
2,500円（SH7205，サンプル価格）
2,600～2,800円（SH7265，サンプル価格）

■連絡先
株式会社ルネサス テクノロジ
TEL 03-5201-5214
csc@renesas.com
http://japan.renesas.com/

4チャネルのスイッチング電源をディジタル制御できるIC
UCD9240

米国Texas Instruments社は，4チャネルのスイッチング電源をディジタル制御できるIC「UCD9240」を発売した．各電源を，分解能250psのPWM（pulse width modulation）で制御し，2MHzのスイッチングが可能．本ICはARM7コアを搭載する．これにより，ON/OFFシーケンスなどの制御を行う．フィードバック・ループのフィルタ演算やPWM信号の生成を行うためのハードウェア・ブロックも備える．POL（point of load）電源などに使えるという．

本ICの開発環境として，「デジタル・パワー開発用GUI」と呼ばれるGUIベースのツール群を用意する．例えば，出力電圧やON/OFFの遅延，過電圧保護などの電源パラメータを設定するツールや，ゲイン特性と位相特性を設定すると適切な電源パラメータを計算するツールなどがある．ディジタル電源制御用の通信規格であるPMBusを介して，パソコンからパラメータを設定できる．また，PMBusを介して本ICの入力電圧や出力電圧，出力電流，温度などの動作状況をモニタするツールも提供する．

同社は，本ICで制御できるDC-DCコンバータ・モジュール2品種を同時に発売した．「PTD08A010W」の最大出力電流は10A，「PTD08A020W」の最大出力電流は20A．ともに入力電圧は4.75V～14V，出力電圧は0.7V～3.6V．

■価格
5.95ドル（UCD9240，1,000個購入時の単価）
8.50ドル（PTD08A010W，1,000個購入時の単価）
12.90ドル（PTD08A020W，1,000個購入時の単価）

■連絡先
日本テキサス・インスツルメンツ株式会社
http://www.tij.co.jp/pic/

NEWS
機能分散型マルチコア・プロセッサ対応OSの製品化など，TOPPERS関連の発表が続々

TOPPERSプロジェクトは，機能分散型マルチコア・プロセッサに対応した商用TOPPERS OSが開発されたことや，保護機能OSの実証実験を開始したこと，およびFAT仕様準拠ファイル・システムを公開したことを発表した．TOPPERSプロジェクトは，μITRON仕様準拠の組み込み向けオープン・ソースOS「TOPPERS」などを開発しているNPO法人である．

エーアイコーポレーションは2007年6月から商用TOPPERS OS「TOPPERS-Proマルチ/FDMP」の出荷を開始する．米国Altera社のFPGA向けソフト・マクロCPUコア「Nios II」をFPGA上に並べて構成したマルチコア・プロセッサに対応する．これは，TOPPERSプロジェクトが開発した機能分散型マルチプロセッサ対応OS「TOPPERS/FDMP」のNios II版をベースに，同社のTCP/IPプロトコル・スタックや電源断対応ファイル・システムを追加したものである．

FDMPカーネルが対応する機能分散型とは，複数のCPUコアが存在する環境で各CPUコアに固定的に機能を割り当てる方式である．各CPUコアには，例えば演算用やI/O用などの機能が割り振られる．各タスクはCPUコア間を移動せず，特定のCPUコアに割り当てられる．

また，名古屋大学 大学院情報科学研究科 組込みリアルタイムシステム研究室（高田・冨山研究室），名古屋市工業研究所，アイシン精機，ヴィッツ，サニー技研，東海ソフト，豊通エレクトロニクスなどは，自動車用ECU（engine control unit）向けの保護機能OSと車載通信ミドルウェア（CAN用，LIN用）を開発した．この保護機能OSは，TOPPERS/OSEKカーネルにメモリ保護機能と時間保護機能を追加したものである．

メモリ保護機能を使うことにより，ほかのタスクやカーネルへの不当なメモリ・アクセスを禁止でき，プログラムのバグによるカーネルやアプリケーションの破壊を防止できる．この機能を実現するためには，CPUにメモリ保護を行う機能が必要になる．そこで，保護機能OSの開発グループはルネサス テクノロジと協力して，同社のCPUである「M32R-II」にMPU（memory protection unit；メモリ保護ユニット）を追加したCPUを開発した．「MPU機能をM32R-IIに追加するにあたり，研究グループから仕様を提示し，ルネサス テクノロジが開発を行った．今回提示したMPUは，世界標準の一歩先の機能を有している」（ヴィッツ 開発第三部の服部博行氏）．現段階ではMPU機能付きM32R-IIプロセッサは，FPGA上に実装されているが，最終的には評価用チップの製造を検討している．

時間保護機能は，マルチタスクOSの環境下で，タスクに割り当てられるCPU時間を確保する機能である．今回の実装では，デッドライン・モニタリング方式と階層型スケジューラ方式を採用している．

車載通信ミドルウェアは，CAN通信およびLIN通信を行うミドルウェアである．OS上で動作するものとOSがなくても動作するものを開発した．現在，TOPPERSプロジェクト会員向けに早期リリースを始めている．会員による評価終了後に一般公開を行う予定である．

さらに，TOPPERSプロジェクトは，FAT仕様準拠ファイル・システム「FatFs for TOPPERS」の公開を開始した．これは，TOPPERS/JSPカーネルで動作するファイル・システムである．

■連絡先
NPO法人TOPPERSプロジェクト
TEL 03-3865-5616
http://www.toppers.jp/